**IMB 板卡PCIE 端FPGA寄存器定义**

|  |  |  |  |
| --- | --- | --- | --- |
| 版本 | 日期 | 改动 | 作者 |
| V0.3 | 2013/2/7 | 从旧的版本更新到V0.3  增加总线机制,分割寄存器 | 王斌 |
| V0.4 | 2013/7/5 | 从旧的版本更新到V0.4  增加寄存器 |  |
| V1.0 | 2014/2/19 | 适配MICROM板卡，增加及修改部分寄存器及其定义 |  |
| V1.0\_20141218 | 2014/12/18 | 增加启动ARM 侧字幕处理服务器设置，在PLAYBACK\_CTL寄存器里 |  |
|  |  |  |  |

**目录**

[一总线说明 5](#_Toc380591917)

[二寄存器列表 6](#_Toc380591918)

[1 系统总线寄存器定义 6](#_Toc380591919)

[2 OPB 总线寄存器 7](#_Toc380591920)

[3 内部总线寄存器列表 8](#_Toc380591921)

[三寄存器说明 11](#_Toc380591922)

[1 系统总线寄存器 11](#_Toc380591923)

[1）DMA 控制寄存器 11](#_Toc380591924)

[2）DMA 状态寄存器 11](#_Toc380591925)

[3) DMA 数据起始地址 12](#_Toc380591926)

[4) DMA数据长度寄存器 12](#_Toc380591927)

[5) DMA 中断控制寄存器 13](#_Toc380591928)

[6) PCI to CPU 数据/长度寄存器 14](#_Toc380591929)

[7) CPU to PCI 数据/长度寄存器 14](#_Toc380591930)

[8) 软件复位控制 15](#_Toc380591931)

[9) 中断状态寄存器 15](#_Toc380591932)

[10) OPB总线操作寄存器 16](#_Toc380591933)

[11) 内部总线操作寄存器 17](#_Toc380591934)

[2 OPB总线寄存器 18](#_Toc380591935)

[3 内部总线寄存器 19](#_Toc380591936)

[3.1 播放控制相关寄存器 19](#_Toc380591937)

[3.1.1播放控制及状态寄存器 19](#_Toc380591938)

[3.1.2 播放完毕控制 19](#_Toc380591939)

[3.2 视频控制 20](#_Toc380591940)

[3.2.1 INTOPIX水印头参数 20](#_Toc380591941)

[3.2.2 FRAME\_RATE(帧率设置) 21](#_Toc380591942)

[3.2.3 JPEG2000\_WIDTH\_HEIGHT(图片高度宽度) 21](#_Toc380591943)

[3.2.4 LVDS参数控制 21](#_Toc380591944)

[3.2. 5 V\_total\_mpeg (MPEG/HDMI图片高度) 22](#_Toc380591945)

[3.2.6 H\_total\_mpeg (MPEG/HDMI图片宽度) 22](#_Toc380591946)

[3.3 杂项控制 23](#_Toc380591947)

[3.3.1 FPGA\_VERSION (FPGA 版本号) 23](#_Toc380591948)

[3.3.2 codestream\_kind(播放内容选择) 23](#_Toc380591949)

[3.3.3 JPEG音视频延时控制 24](#_Toc380591950)

[3.3.4 MPEG音视频延时控制 24](#_Toc380591951)

[3.3.5 FRAME\_IN\_DDR(DDR缓冲帧数控制) 24](#_Toc380591952)

[3.3.6 3D左右眼交织控制 24](#_Toc380591953)

[3.3.7 slave\_sync\_sel(多机同步播放控制) 25](#_Toc380591954)

[3.4 音频控制 25](#_Toc380591955)

[3.4.1 AUDIO\_SETUP\_DELAY\_CTL(音频输出延时功能控制寄存器) 25](#_Toc380591956)

[3.4.2 AUDIO\_SETUP\_DELAY\_VALUE(音频输出延时功能延时值寄存器) 26](#_Toc380591957)

[3.4.3 AUDIO\_IN\_FREQ (音频输入源采样率) 26](#_Toc380591958)

[3.4.4 AUDIO\_OUT\_FREQ (音频输出采样率) 26](#_Toc380591959)

[3.4.5 AUDIO\_CHANNEL\_NUM(音频声道数) 27](#_Toc380591960)

[3.4.6 AudiaoChannelMap1/2 (音频声道映射 1/2) 27](#_Toc380591961)

[3.4.7 AudiaoChannelMute (音频声道静音设置) 29](#_Toc380591962)

[3.4.8 HDMIAudioChannelMapMute(HDMI音频声道映射及静音设置) 29](#_Toc380591963)

**空白页**

# 一总线说明

本设计中实现3种总线的访问：

1. 系统总线：映射到PCIE总线，可直接通过PCIE地址访问；该总线实现一些与系统操作有关的寄存器。
2. OPB总线：该总线挂接到INTOPIX 的 JPEG2000解码核的OPB总线上。该总线访问要通过系统总线

的OPB总线操作寄存器实现。

1. 内部总线（Local Bus）: 该总线要通过系统总线的内部总线操作寄存器实现操作。该总线下实现与IMB板卡

功能相关的寄存器（如音视频的控制等）。



# 二寄存器列表

## 1 系统总线寄存器定义

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 地址 | 名称 | 说明 | 读/写 | 宽度 |
| DMA 相关寄存器 | | | | |
| 0x1000 | DMA\_CTL | DMA 控制寄存器 | W/R | 32 |
| 0x1004 | DMA\_STS | DMA 状态寄存器 | W/R | 32 |
| 0x1008 | DMA\_ADDR | DMA 数据地址 | W/R | 32 |
| 0x100C | DMA\_LEN | DMA数据长度寄存器 | W/R | 32 |
| 0x1010 | DMA\_INT | DMA 中断控制寄存器 | W/R | 32 |
| 0x1014 | DMA\_INT\_DI | DMA\_INT\_DI(暂不使用) | W/R | 32 |
|  |  |  |  |  |
| IP 通讯寄存器 | | | | |
| 0x1200 | PCI2PXA\_DATA | PCI to PXA CPU 数据通道缓存地址 | W |  |
| 0x1204 | PXA2PCI\_DATA | PXA CPU to PCI 数据通道缓存地址 | R |  |
| 0x1208 | PCI2PXA\_LEN | PCI to PXA 数据包长度寄存器 | W/R |  |
| 0x120C | PXA2PCI\_LEN | PXA to PCI 数据包长度寄存器 | W/R |  |
|  |  |  |  |  |
| OPB总线操作寄存器 | | | | |
| 0x1400 | OPB\_ADDR | OPB总线地址 | W |  |
| 0x1404 | OPB\_WDATA | OPB总线写数据 | W |  |
| 0x1408 | OPB\_ANC\_RDATA | OPB总线辅助读数据 | R |  |
| 0x140c | OPB\_RDATA | OPB总线读数据 | R |  |
| 0x1410 | OPB\_STS | OPB总线读状态 | R |  |
|  |  |  |  |  |
| 全局功能寄存器 | | | | |
| 0x1800 | RST\_CTL | 软复位控制寄存器 | W |  |
| 0x1804 | INT\_STS | 中断状态寄存器 | W/R |  |
|  |  |  |  |  |
| 内部总线操作寄存器 | | | | |
| 0x1C00 | LBUS\_ADDR | 内部总线地址 | W |  |
| 0x1C04 | LBUS \_WDATA | 内部总线写数据 | W |  |
| 0x1C08 | LBUS \_ANC\_RDATA | 内部总线辅助读数据 | R |  |
| 0x1C0c | LBUS \_RDATA | 内部总线读数据 | R |  |
| 0x1C10 | LBUS \_STS | 内部总线读状态 | R |  |
|  |  |  |  |  |
|  |  |  |  |  |

## 2 OPB 总线寄存器

该总线上的寄存器定义，请参考INTOPIX JPEG2000解码核的数据手册。

另参考下面OPB寄存器说明

## 3 内部总线寄存器列表

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 地址 | 名称 | 说明 | | 读/写 | 宽度 |
| 播放控制 | | | | | |
| 0x00 | PLAYBACK\_CTL | | 播放控制寄存器 | W | 32 |
| 0x04 | PLAYBACK\_STS | | 播放状态寄存器 | R | 32 |
| 视频设置 | | | | | |
| 0x08 | WM\_HEADER | | INTOPIX 水印头参数 | WR | 32 |
| 0x0c |  | | 保留 |  |  |
| 0x10 | FRAME\_RATE | | FRAME RATE 设置 | W/R | 32 |
| 0x14 | JPEG\_WIDTH\_HEIGHT | | 图像 高/宽设置 | W/R | 32 |
| 0x18 | 4KMODE | | 设置4K模式 |  |  |
| 0x1C |  | | 保留 |  |  |
| 0x20 |  | | 保留 |  |  |
| 0x24 |  | | 保留 |  |  |
| 0x28 | left\_eye\_white\_line | | 3D左右眼信号交织控制 | W/R | 32 |
| 0x2c | right\_eye\_white\_line | | 3D左右眼信号交织控制 | W/R | 32 |
| 0x30 | P\_H\_ACTIVE | | lvds module control setting | W/R | 32 |
| 0x34 | P\_H\_BACK\_PORCH | | lvds module control setting | W/R | 32 |
| 0x38 | P\_H\_FRONT\_PORCH | | lvds module control setting | W/R | 32 |
| 0x3c | P\_H\_TOTAL | | lvds module control setting | W/R | 32 |
| 0x40 | P\_V\_ACTIVE | | lvds module control setting | W/R | 32 |
| 0x44 | P\_V\_BACK\_PORCH | | lvds module control setting | W/R | 32 |
| 0x48 | P\_V\_FRONT\_PORCH | | lvds module control setting | W/R | 32 |
| 0x4c | P\_V\_TOTAL | | lvds module control setting | W/R | 32 |
| 0x50 |  | | 保留 |  |  |
| 0x54 | V\_total\_mpeg | | MPEG V total size | W/R | 32 |
| 0x58 | H\_total\_mpeg | | MPEG H total size | W/R | 32 |
| 杂项控制 | | | | | |
| 0x5c | Fpga\_version | | FPGA程序当前版本号 | R | 32 |
| 0x60 | codestream\_kind | | 码流类型 | W/R | 32 |
| 0x64 |  | | 保留 |  |  |
| 0x68 |  | | 保留 |  |  |
| 0x6c |  | | 保留 |  |  |
| 0x70 | jpeg\_video\_delay\_num | | JPEG视频输出延时控制 | W/R | 32 |
| 0x74 | jpeg\_audio\_delay\_num | | JPEG音频输出延时控制 | W/R | 32 |
| 0x78 | mpeg\_video\_delay\_num | | MPEG视频输出延时控制 | W/R | 32 |
| 0x7c | mpeg\_audio\_delay\_num | | MPEG音频输出延时控制 | W/R | 32 |
| 0x80 | frame\_in\_ddr | | DDR缓存帧数控制 | W/R | 32 |
| 0x84 |  | |  |  |  |
| 0x88 |  | |  |  |  |
| 0x8c |  | | 保留 |  |  |
| 0x90 | slave\_sync\_sel | | 主从板同步控制 | W/R | 32 |
| 0x94 | aux\_fpga\_CTL | | 设置辅助FPGA 参数（SPARTAN6）控制 | W/R | 32 |
| 0x98 |  | | 保留 |  |  |
| 0x9c | Timecode | | 时间码，记录当前播放的 小时、分钟、秒、帧数 | W/R | 32 |
| 音频控制 | | | | | |
| 0xa0 | audio\_setup\_delay\_CTL | | 音频输出延时（相对于视频）控制 | W/r | 32 |
| 0xa4 | audio\_setup\_delay\_VALUE | | 音频输出延时值 | w/r | 32 |
| 0xa8 | AUDIO\_IN\_FREQ | | 音频输入源 采样率 |  |  |
| 0xac | AUDIO\_OUT\_FREQ | | 音频输出 采样率 |  |  |
| 0xb0 | AUDIO\_CHANNEL\_NUM | | 音频通道数 |  |  |
| 0xb4 | AudioChannelMap1 | | JPEG2000/MPEG 音频声道映射1 |  |  |
| 0xb8 | AudioChannelMap2 | | JPEG2000/MPEG 音频声道映射2 |  |  |
| 0xbc | AudioChannelMute | | JPEG2000/MPEG 音频声道静音控制 |  |  |
| 0xc0 | HDMIAudioChannelMapMute | | HDMI 音频声道映射和静音控制 |  |  |
| 其他 |  | | 保留 |  |  |
|  |  | |  |  |  |
|  |  | |  |  |  |
| DEBUG 模式 | | | | | |
| 0xf0 | DEBUG | | 测试模式寄存器 |  |  |
|  |  | |  |  |  |

# 三寄存器说明

## 1 系统总线寄存器

### 1）DMA 控制寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | DMA\_CTL | DMA 控制寄存器 | R/W | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0 | DMA\_START | DMA 开始工作控制位；  写1，DMA启动；  写0，无效； | 0 |
| 1 | INT\_DIS | 中断使能控制位：  写1，DMA结束时不产生中断；  写0，DMA结束时产生中断； | 0 |
|  |  |  |  |

### 2）DMA 状态寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | DMA\_STS | DMA 状态寄存器 | R/W | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0 | DMA\_DONE\_STS | DMA 操作结束状态位：  当一次DMA操作结束时，该位置1；  下一次DMA操作开始时，该位置0； | 0 |
| 其他 | 保留 |  | 0 |

### 3) DMA 数据起始地址

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | DMA\_ADDR | DMA 数据地址寄存器 | R/W | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0~31 | DMA\_ADDR | DMA传输的数据在内存中的起始地址，  此地址必须128字节对齐 | 0 |
|  |  |  |  |

### 4) DMA数据长度寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | DMA\_LEN | DMA数据长度寄存器 | R/W | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0~23 | DMA\_LEN | DMA传输的数据长度；  单位：字节；  必须是8字节的倍数； | 0 |
| Others | 保留 |  |  |
|  |  |  |  |

### 5) DMA 中断控制寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | DMA\_INT | DMA 中断控制寄存器 | R/W | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0 | INT\_CLR | 中断清除位；  写1将清除中断；  写0无效； | 0 |
|  |  |  |  |

**DMA使用流程说明**

1. 内存中准备一次DMA用到的数据
2. 配置DMA地址寄存器/长度寄存器
3. 配置DMA控制寄存器，开始DMA操作
4. 等待中断产生
5. 得到中断，操作DMA中断控制寄存器，清除中断
6. 重复 0 到4 步骤N次，缓存N帧数据
7. 配置播放控制寄存器，开始播放视频帧
8. 重复0到4，直到视频播放完毕

### 6) PCI to CPU 数据/长度寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | PCI2CPU\_DATA | PCI 到CPU IP包数据缓存地址 | W | See Bit Field |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | PCI2CPU\_LEN | PCI 到CPU IP包长度 | WR | See Bit Field |

在PCI向CPU端传送数据包之前，应查询状态寄存器的PCI到CPU数据缓冲空标志，如果为1，PCI可向PCI2CPU\_DATA写入一个数据包, 最后将数据包的长度写入PCI2CPU\_LEN；写入后，CPU端产生中断；

CPU端查询到中断状态寄存器的PCI to CPU数据缓冲非空标志为1时，可根据数据包长度读出该数据包；数据读取完毕后，向PCI2CPU\_LEN写入全0清掉中断。

### 7) CPU to PCI 数据/长度寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | CPU2PCI\_DATA | CPU到PCI IP包数据缓存地址 | R | See Bit Field |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | CPU2PCI\_LEN | CPU 到PCI IP包长度 | WR | See Bit Field |

当CPU端软件向CPU2PCI\_DATA写入一个数据包后，将数据包的长度写入CPU2PCI\_LEN地址；

写入后，PCI端产生中断；

PCI查询到中断状态寄存器的CPUtoPCI数据缓冲非空标志为1时，可根据数据包长度读出该数据包；

数据读取完毕后，向CPU2PCI\_LEN写入全0清掉中断。

### 8) 软件复位控制

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | SRST\_CTL | 软件复位控制 | W | See Bit Field |

Bit0: 写入1将产生FPGA内部软件复位,写1复位，写0 取消复位

### 9) 中断状态寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | INT\_STS | 中断状态寄存器 | R | See Bit Field |

|  |  |  |  |
| --- | --- | --- | --- |
| CTRL Bit Field | | | |
| Bit | Name | Description | Reset Value |
| 0 | DMA\_INT\_STS | DMA 操作结束时，该位置1，并产生PCIe中断；  清除此中断，参见DMA 相关寄存器 | 0 |
| 1 | FIFO\_INT\_STS | 当IP FIFO 不空时，该位置1，并产生PCIe端中断；  此中断不用清除，当FIFO中数据读完时，自动清除 | 0 |
| 2 | PCI2ARM\_FIFO\_EMPTY | PCI 向ARM发送 FIFO 空标志 | 0 |
|  |  |  |  |

### 10) OPB总线操作寄存器

这些寄存器是用来使PCIe端主机操作IntoPix IP核的OPB总线，可对其总线上的寄存器进行读写操作。

INTOPIX JPEG2000解码核的OPB 寄存器定义参见解码核DATASHEET。

寄存器：

<OPB总线地址> ：提供要访问OPB总线的地址

<OPB总线写数据> ：提供写数据

<OPB总线辅助读数据> ：提供给内部逻辑产生读操作

<OPB总线读状态> ：BIT0 提供读操作完成状态 opb\_read \_rdy

<OPB总线读数据> ：提供从OPB总线读出的数据

操作流程：

写操作：

<1> 写<OPB总线地址>，提供OPB总线地址

<2>把数据写入<OPB总线写数据>即可

读操作：

<1>写<OPB总线地址>，提供OPB总线地址

<2>读取<OPB总线辅助读数据>，但忽略读进来的数据

<3>读<OPB辅助读状态>，如果 opb\_read\_rdy 为1，则OPB总线读操作完成，读取<OPB总线读数据>即可

### 11) 内部总线操作寄存器

这些寄存器是用来使PCIe端主机访问FPGA内部总线上的各寄存器，内部总线上实现了IMB板卡音视频播放各功能对应的寄存器，

寄存器：

<内部总线地址> ：提供要访问的内部总线寄存器的地址

<内部总线写数据> ：提供要写入某内部总线寄存器的数据

<内部总线辅助读数据>：提供给内部逻辑产生读操作

<内部总线读状态> ：BIT0 提供内部总线读操作完成状态 func\_read \_rdy

<内部总线读数据> ：提供从要访问的内部总线寄存器读出的数据

操作流程：

写操作：

<1> 写<内部总线地址>，提供要访问的内部总线寄存器地址

<2>把数据写入<内部总线写数据>即可

读操作：

<1>写<内部总线地址>，提供要访问的内部总线功能寄存器地址

<2>读取<内部总线辅助-读数据>，但忽略读进来的数据

<3>读<内部总线读状态>，如果func\_read\_rdy 为1，则内部总线寄存器读操作完成，

读取<内部总线读数据>即可

## 2 OPB总线寄存器

参见INTOPIX JPEG2000 解码核的数据手册

OPB总线设置的 INTOPIX解码核内部的寄存器，以使其正常工作。

OPB 中需要设置的 寄存器及流程说明 ：

//1. 设置Rate

VIRTEX5\_WriteReg32(hDev, OPB\_ADDR, 0x0010); // write adr

VIRTEX5\_WriteReg32(hDev, OPB\_WDATA,FRAME\_RATE); // write adr 24fps

**设置帧率，软件要根据实际的帧率来设置FRAME\_RATE,**

**//#define FRAME\_RATE 0x74010080 // 24fps**

**//#define FRAME\_RATE 0x74010092 // 30fps**

**//#define FRAME\_RATE 0x74010081 // 48fps**

**//#define FRAME\_RATE 0x740100A1 // 50fps**

**//#define FRAME\_RATE 0x740100A2 // 60fps**

**//#define FRAME\_RATE 0x740100B0 // 96fps**

**//#define FRAME\_RATE 0x740100B2 // 120fps**

**其中0x740100为 命令， 最后一个字节为帧率值**

// 2. 设置PRP options

VIRTEX5\_WriteReg32(hDev, OPB\_ADDR, 0x0010); // write adr

VIRTEX5\_WriteReg32(hDev, OPB\_WDATA,INTOPIX\_DECOPT); // write adr

**此设置可以完成类似MICROM板卡的set4kMode函数，对应关系如下：**

**1.micro : MODE\_4K\_Off = 0 // only decode 2K resolution**

**IMB : INTOPIX\_DECOPT 0x73020080 // Detect 4K,Drop 4K**

**2.micro : MODE\_4K\_Automatic = 1 // automatically switch to 4K depending on the video material**

**IMB : INTOPIX\_DECOPT 0x73020000 // Normal**

**3.micro : MODE\_4K\_Always = 2 // upscale any resolution to 4K**

**IMB : INTOPIX\_DECOPT 0x73020100 // upscale the frame (e.g. from 2k to 4k)**

// 3. 设置 watermark mode

VIRTEX5\_WriteReg32(hDev, OPB\_ADDR, 0x014C); // write adr

VIRTEX5\_WriteReg32(hDev, OPB\_WDATA,0x00000002); // write adr

// 4. 设置 PRP mode

VIRTEX5\_WriteReg32(hDev, OPB\_ADDR, 0x0000); // write adr

VIRTEX5\_WriteReg32(hDev, OPB\_WDATA,0x00000010); // write adr

// 5. 设置 POP mode

VIRTEX5\_WriteReg32(hDev, OPB\_ADDR, 0x0100); // write adr

VIRTEX5\_WriteReg32(hDev, OPB\_WDATA,0x00000012); // write adr

## 3 内部总线寄存器

### 3.1 播放控制相关寄存器

#### 3.1.1播放控制寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT0 | RUN | 写1 使能音视频播放  无需S/W清零 | W | 0 |
| BIT1 | PAUSE | 写1使能暂停功能，  无需S/W清零 | W | 0 |
| BIT2 | 保留 |  |  | 0 |
| BIT3 | SetEndOfStream | 写1使能，无需软件清零  After all data has been transferred, the decoder should be set to end-of-stream state.  This ensures that even the last frame  will be displayed and it will automatically go to stop state if the last frame was displayed.  No more data can be transferred if  a decoder is in end-of-stream state. | W | 0 |
| BIT4 | StartSubtileServer | 写“1” 将启动ARM侧的字幕处理服务器；无需软件清零  X86侧该位被写1后，ARM 侧将收到中断并置起相应状态寄存器位 | W | 0 |
| BIT31~5 | 保留 |  |  |  |

#### 3.1.2 播放状态寄存器

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT0 | RUN STATE | 1表示 DECODER 在 RUN 状态 | R | 0 |
| BIT1 | PAUSE STATE | 1表示DECODER在 PAUSE状态 | R | 0 |
| BIT2 | STOP STATE | 1表示DECODER 在STOP 状态 | R | 1 |
| BIT3 | EndOfStream STATE | 1表示码流播放完毕，  对应**播放控制寄存器**里的  SetEndOfStream设置，软件在设完  SetEndOfStream后查询此位  j2kdec.setEndOfStream();  pcmDec.setEndOfStream();  playctrl.waitForEndOfStream(); | R | 1 |
| BIT31~4 | 保留 |  |  | 0 |

### 3.2 视频控制

#### 3.2.1 INTOPIX水印头参数

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | WM\_HEADER | INTOPIX水印头参数 | W | See Bit Field |

Bit0：写1表明播放3D影片，写0 表明播放2D影片;

默认值为0;

播放影片前需要设定该参数；

此位等同于INTOPIX水印头中的ACTIVE 位

Bit7:4: FPS MODE 设置，参见水印及INTOPIX 文档，默认值为0X0

其它位：保留



#### 3.2.2 FRAME\_RATE(帧率设置)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | FRAME\_RATE | 帧率设置 | W/R | See Bit Field |

BIT7：0： 帧率设置， 例如， 24FPS-〉24， 120FPS-〉120

如果是3D影片，应该设置左右眼帧数之和

#### 3.2.3 JPEG\_WIDTH\_HEIGHT(图片高度宽度)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | JPEG\_WIDTH\_HEIGHT | 图片高度宽度 | W/R | See Bit Field |

Bit15:0: JPEG2000图像宽度，无默认

Bit23:16: JPEG2000图像高度，无默认

#### 3.2.3 4KMODE(设置4K模式)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT7~0 | MODE4K | 设置4K模式 ：  对应MICROM函数Set4KMode | W/R | 1 |

MICROM 函数接口定义：

MODE\_4K\_Off = 0 only decode 2K resolution

MODE\_4K\_Automatic = 1 automatically switch to 4K depending on the video material

MODE\_4K\_Always = 2 upscale any resolution to 4K解码核OPB寄存器定义及其与MICROM对应关系：

1. micro : MODE\_4K\_Off = 0 // only decode 2K resolution

IMB : INTOPIX\_DECOPT 0x73020080 // Detect 4K,Drop 4K

1. micro : MODE\_4K\_Automatic = 1 // automatically switch to 4K depending on the video material

IMB : INTOPIX\_DECOPT 0x73020000 // Normal

1. micro : MODE\_4K\_Always = 2 // upscale any resolution to 4K

IMB : INTOPIX\_DECOPT 0x73020100 // upscale the frame (e.g. from 2k to 4k)

#### 3.2.4 LVDS参数控制

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | P\_H\_ACTIVE | lvds module control setting | W/R | See Bit Field |
|  | P\_H\_BACK\_PORCH | lvds module control setting | W/R | See Bit Field |
|  | P\_H\_FRONT\_PORCH | lvds module control setting | W/R | See Bit Field |
|  | P\_H\_TOTAL | lvds module control setting | W/R | See Bit Field |
|  | P\_V\_ACTIVE | lvds module control setting | W/R | See Bit Field |
|  | P\_V\_BACK\_PORCH | lvds module control setting | W/R | See Bit Field |
|  | P\_V\_FRONT\_PORCH | lvds module control setting | W/R | See Bit Field |
|  | P\_V\_TOTAL | lvds module control setting | W/R | See Bit Field |
|  |  |  |  |  |

#### 3.2. 5 V\_total\_mpeg (MPEG/HDMI图片高度)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | MPEG\_WIDTH\_HEIGHT | 图片高度宽度 | W/R | See Bit Field |

Bit15:0: MPEG/HDMI 图像高度，默认1080

#### 3.2.6 H\_total\_mpeg (MPEG/HDMI图片宽度)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | MPEG\_WIDTH\_HEIGHT | 图片高度宽度 | W/R | See Bit Field |

Bit15:0: MPEG/HDMI 图像宽度，默认1920

### 3.3 杂项控制

#### 3.3.1 FPGA\_VERSION (FPGA 版本号)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | FPGA\_VERSION | FPGA 版本号 | R | See Bit Field |

BIT31：0： FPGA版本号，只读

#### 3.3.2 codestream\_kind(播放内容选择)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | codestream\_kind | 播放内容选择 | W/R | See Bit Field |

Bit1:0:

　　　　　00: 原始视频播放（　指ＣＯＭ－Ｅ软解ＭＰＥＧ２／Ｈ２６４后通过ＰＣＩＥ接口直接下发

解完码的视频）

　　　　　01: JPEG2000 影片播放，默认

　　　　 10: MPEG2 码流播放

　　　　 11: HDMI 视频播放

#### 3.3.3 JPEG音视频延时控制

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | jpeg\_video\_delay\_num | JPEG视频延时控制  单位为 8NS ，  软件需要根据所要的延时值，计算出  该寄存器应该设置的值  寄存器值 \* 8ns = 软件希望值 | W/R | 500 + 100 MS，  对应的值 |
|  | jpeg\_audio\_delay\_num | JPEG音频延时控制  单位为 8NS ，  软件需要根据所要的延时值，计算出  该寄存器应该设置的值  寄存器值 \* 8ns = 软件希望值 | W/R | 0 |

此两个寄存器用来设定JPEG音视频延时控制，

#### 3.3.4 MPEG音视频延时控制

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | mpeg\_video\_delay\_num | MPEG视频延时控制  单位为 8NS ，  软件需要根据所要的延时值，计算出  该寄存器应该设置的值 | W/R | 0 |
|  | mpeg\_audio\_delay\_num | MPEG音频延时控制  单位为 8NS ，  软件需要根据所要的延时值，计算出  该寄存器应该设置的值 | W/R | 0 |

此两个寄存器用来设定MPEG音视频延时控制，

#### 3.3.5 FRAME\_IN\_DDR(DDR缓冲帧数控制)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | FRAME\_IN\_DDR | DDR缓冲帧数控制 | W/R | See Bit Field |

此寄存器用来控制FPGA内部DDR里存储的视频帧数，帧数越大，在暂停时延时越大，

一般设置为 影片帧数的2倍，及缓存2秒的数据量

#### 3.3.6 3D左右眼交织控制

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | left\_eye\_white\_line | 3D左右眼交织控制 | W/R | See Bit Field |
|  | right\_eye\_white\_line | 3D左右眼交织控制 | W/R | See Bit Field |

此两个寄存器用来设定3D左右眼交织控制，每帧的最后一行用于判别3D左右眼

左眼帧：每帧最后一行前25%纯白，后75%纯黑；

右眼帧：每帧最后一行前75%纯白，后25%纯黑；

left\_eye\_white\_line：每帧最后一行25%位置

right\_eye\_white\_line：每帧最后一行75%位置

#### 3.3.7 slave\_sync\_sel(多机同步播放控制)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
|  | slave\_sync\_sel | 多机同步播放控制 | W/R | See Bit Field |

Bit0：多机同步播放主从 0：主机 1：从机，默认为主机

#### 3.3.8 set\_aux\_fpga(设置辅助FPGA 参数（SPARTAN6）)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT0 | Set\_aux\_fpga | 设置辅助FPGA 参数（SPARTAN6）  板卡中存在辅助FPGA，需要对其下发参数，在播放影片前，需要设置，  软件在设置完寄存器后，需要向该位写1，无需清零 | W | See Bit Field |
| BIT31~0 | 保留 |  |  |  |

#### 3.3.9 timecode(时间码 )

对应 MICROM 接口的 TIMECODE 类里的 **get（set）TimeCodePacked**

函数 ,目前 由于 drop frame flag 意义不明确 ，返回 0



### 3.4 音频控制

#### 3.4.1 AUDIO\_SETUP\_DELAY\_CTL(音频输出延时功能控制寄存器)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT0 | DELAY\_MODE | 延时模式 | R/W | 0 |
| BIT31~1 | 保留 |  |  |  |

JPEG2000音频的输出可以控制其相对于视频进行偏移（偏移量在正负400MS内），

当设置完jpeg\_video\_delay\_num和jpeg\_audio\_delay\_num寄存器后，影片的音视频有了初始的延时相位关系，

可以设置AUDIO\_SETUP\_DELAY\_VALUE的值来实时改变这种相位关系，有如下两种相位调节模式。

MODE为0: 相对于0延时时音视频的相位关系进行调整（

比如： 假设当前音视频得相位关系为0， 当AUDIO\_SETUP\_DELAY\_VALUE设为+200MS后，

音频会调节到视频之后200MS的位置，之后当AUDIO\_SETUP\_DELAY\_VALUE设为-200MS时，

音频会调节到视频之前200MS的位置

MODE为1：相对于当前的音视频相位关系进行延时调整

比如： 假设当前音视频得相位关系为0， 当AUDIO\_SETUP\_DELAY\_VALUE设为+200MS后，

音频会调节到视频之后200MS的位置，之后当AUDIO\_SETUP\_DELAY\_VALUE设为-200MS时，

音频会调节到音视频初始的0延时位置

#### 3.4.2 AUDIO\_SETUP\_DELAY\_VALUE(音频输出延时功能延时值寄存器)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT15：0 | DELAY\_VALUE | 延时值  单位为MS（毫秒） | R/W | None |
| BIT16 | DELAY\_DIRECTION | 延时调节方向  1：代表 “+ “音频向后调节  0：代表 “- “音频向前调节 | R/W | none |
| BIT31~17 | 保留 |  |  |  |

参看AUDIO\_SETUP\_DELAY\_CTL(音频输出延时功能控制寄存器) 说明

#### 3.4.3 AUDIO\_IN\_FREQ (音频输入源采样率)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT19：0 | AUDIO\_IN\_FREQ | 音频输入源采样率  允许值为： 48000  96000 | R/W | None |

定义为影片源中的音频的采样率

#### 3.4.4 AUDIO\_OUT\_FREQ (音频输出采样率)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT19：0 | AUDIO\_OUT\_FREQ | 音频输出采样率  允许值为： 48000  96000 | R/W | None |

定义为板卡输出音频的采样率。

板卡有音频采样率转换功能，即48KHZ 和 96KHZ之间相互转换

该转换功能只存在于JPEG2000影片播放

#### 3.4.5 AUDIO\_CHANNEL\_NUM(音频声道数)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| Bit 7:0 | audio\_channel\_num | 音频声道设定  允许值 6 /8 /16 | W/R | See Bit Field |
|  |  |  |  |  |
|  |  |  |  |  |

#### 3.4.6 AudiaoChannelMap1/2 (音频声道映射 1/2)

AudioChannelMap1 定义

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT3：0 | Channel 0 map | 输入声道0映射设置 | W/R | 0 |
| BIT7：4 | Channel 1 map | 输入声道1映射设置 | W/R | 1 |
| BIT11：8 | Channel 2 map | 输入声道2映射设置 | W/R | 2 |
| BIT15：12 | Channel 3 map | 输入声道3映射设置 | W/R | 3 |
| BIT19：16 | Channel 4 map | 输入声道4映射设置 | W/R | 4 |
| BIT23：20 | Channel 5 map | 输入声道5映射设置 | W/R | 5 |
| BIT27：24 | Channel 6 map | 输入声道6映射设置 | W/R | 6 |
| BIT31：28 | Channel 7 map | 输入声道7映射设置 | W/R | 7 |

AudioChannelMap2 定义

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT3：0 | Channel 8 map | 输入声道8映射设置 | W/R | 8 |
| BIT7：4 | Channel 9 map | 输入声道9映射设置 | W/R | 9 |
| BIT11：8 | Channel 10 map | 输入声道10映射设置 | W/R | 10 |
| BIT15：12 | Channel 11 map | 输入声道11映射设置 | W/R | 11 |
| BIT19：16 | Channel 12 map | 输入声道12映射设置 | W/R | 12 |
| BIT23：20 | Channel 13 map | 输入声道13映射设置 | W/R | 13 |
| BIT27：24 | Channel 14 map | 输入声道14映射设置 | W/R | 14 |
| BIT31：28 | Channel 15 map | 输入声道15映射设置 | W/R | 15 |

该功能限于JPEG2000/MPEG 影片播放

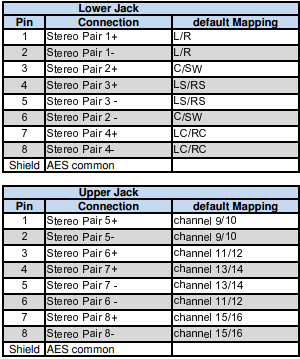
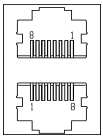
板卡具有将输入源的任意声道映射到输出任意声道的功能，

可以通过这两个寄存器的设置进行声道映射调整

默认音频输入与网口物理输出对应关系

|  |  |
| --- | --- |
| 默认音频输入 | 网口物理输出 |
| 0 channel &1channel | 对应下网口 pair1；  左声道0channel；右声道1channel |
| 2 channel &3channel | 对应下网口pair2；  左声道2channel；右声道3channel |
| 4 channel &5channel | 对应下网口pair3；  左声道4channel；右声道5channel |
| 6 channel &7channel | 对应下网口 pair4；  左声道6channel；右声道7channel |
| 8 channel &9channel | 对应上网口pair5；  左声道8channel；右声道9channel |
| 10 channel &11channel | 对应上网口 pair6；  左声道10channel；右声道12channel |
| 12 channel &13channel | 对应上网口 pair7；  左声道12channel；右声道13channel |
| 14 channel &15channel | 对应上网口 pair8；  左声道14channel；右声道15channel |

网口相关信息如下图



#### 3.4.7 AudiaoChannelMute (音频声道静音设置)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT0 | Channel 0 mute | 输入声道0静音设置： 1代表静音 | W/R | 0 |
| BIT1 | Channel 1 mute | 输入声道1静音设置： 1代表静音 | W/R | 0 |
| BIT2 | Channel 2 mute | 输入声道2静音设置： 1代表静音 | W/R | 0 |
| BIT3 | Channel 3 mute | 输入声道3静音设置： 1代表静音 | W/R | 0 |
| BIT4 | Channel 4 mute | 输入声道4静音设置： 1代表静音 | W/R | 0 |
| BIT5 | Channel 5 mute | 输入声道5静音设置： 1代表静音 | W/R | 0 |
| BIT6 | Channel 6 mute | 输入声道6静音设置： 1代表静音 | W/R | 0 |
| BIT7 | Channel 7 mute | 输入声道7静音设置： 1代表静音 | W/R | 0 |
| BIT8 | Channel 8 mute | 输入声道8静音设置： 1代表静音 | W/R | 0 |
| BIT9 | Channel 9 mute | 输入声道9静音设置： 1代表静音 | W/R | 0 |
| BIT10 | Channel 10 mute | 输入声道10静音设置： 1代表静音 | W/R | 0 |
| BIT11 | Channel 11 mute | 输入声道11静音设置： 1代表静音 | W/R | 0 |
| BIT12 | Channel 12 mute | 输入声道12静音设置： 1代表静音 | W/R | 0 |
| BIT13 | Channel 13 mute | 输入声道13静音设置： 1代表静音 | W/R | 0 |
| BIT14 | Channel 14 mute | 输入声道14静音设置： 1代表静音 | W/R | 0 |
| BIT15 | Channel 15 mute | 输入声道15静音设置： 1代表静音 | W/R | 0 |

可以对JPEG2000/MPEG片源的所有声道进行单独静音设置

#### 3.4.8 HDMIAudioChannelMapMute(HDMI音频声道映射及静音设置)

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| ADDR | REGISTER NAME | REGISTER DESCRIPTION | R/W | RESET VALUE |
| BIT2：0 | Channel 0 map | 输入声道0映射设置： | W/R | 0 |
| BIT5：3 | Channel 1 map | 输入声道1映射设置： | W/R | 0 |
| BIT8：6 | Channel 2 map | 输入声道2映射设置： | W/R | 0 |
| BIT11：9 | Channel 3 map | 输入声道3映射设置： | W/R | 0 |
| BIT14：12 | Channel 4 map | 输入声道4映射设置： | W/R | 0 |
| BIT17：15 | Channel 5 map | 输入声道5映射设置： | W/R | 0 |
| BIT20：18 | Channel 6 map | 输入声道6映射设置： | W/R | 0 |
| BIT23：21 | Channel 7 map | 输入声道7映射设置： | W/R | 0 |
| BIT24 | Channel 0 mute | 输入声道0静音设置： 1代表静音 | W/R | 0 |
| BIT25 | Channel 1 mute | 输入声道1静音设置： 1代表静音 | W/R | 0 |
| BIT26 | Channel 2 mute | 输入声道2静音设置： 1代表静音 | W/R | 0 |
| BIT27 | Channel 3 mute | 输入声道3静音设置： 1代表静音 | W/R | 0 |
| BIT28 | Channel 4 mute | 输入声道4静音设置： 1代表静音 | W/R | 0 |
| BIT29 | Channel 5 mute | 输入声道5静音设置： 1代表静音 | W/R | 0 |
| BIT30 | Channel 6 mute | 输入声道6静音设置： 1代表静音 | W/R | 0 |
| BIT31 | Channel 7 mute | 输入声道7静音设置： 1代表静音 | W/R | 0 |

可以对JPEG2000/MPEG片源的所有声道进行单独静音设置

这里指的声道是左右声道都有的 一路音频